

Birch, Stewart et al
(703) 205-8200
New
0941-08741P
12/4/03
TSAI et al
1001

中華民國經濟部智慧財產局

INTELLECTUAL PROPERTY OFFICE
MINISTRY OF ECONOMIC AFFAIRS
REPUBLIC OF CHINA

茲證明所附文件，係本局存檔中原申請案的副本，正確無訛，
其申請資料如下：

This is to certify that annexed is a true copy from the records of this
office of the application as originally filed which is identified hereunder:

申請日：西元 2003 年 06 月 20 日
Application Date

申請案號：092116766
Application No.

申請人：旺宏電子股份有限公司
Applicant(s)

局長
Director General

蔡練生

發文日期：西元 2003 年 11 月 5 日
Issue Date

發文字號：09221113450
Serial No.

申請日期：	IPC分類
申請案號：	

(以上各欄由本局填註)

發明專利說明書

一、 發明名稱	中 文	堆疊式雙晶片封裝結構
	英 文	
二、 發明人 (共2人)	姓 名 (中文)	1. 蔡振榮 2. 林志文
	姓 名 (英文)	1. Chen-Jung TSAI 2. Chih-Wen LIN
	國 籍 (中英文)	1. 中華民國 TW 2. 中華民國 TW
	住居所 (中 文)	1. 新竹縣竹東鎮光明路126巷18號4樓 2. 新竹市光復路一段491號14樓
	住居所 (英 文)	1. 2.
三、 申請人 (共1人)	名稱或 姓 名 (中文)	1. 旺宏電子股份有限公司
	名稱或 姓 名 (英文)	1.
	國 籍 (中英文)	1. 中華民國 TW
	住居所 (營業所) (中 文)	1. 新竹科學工業園區新竹市力行路16號 (本地址與前向貴局申請者相同)
	住居所 (營業所) (英 文)	1.
	代表人 (中文)	1. 胡定華
	代表人 (英文)	1.



0389_7336TWE(N1).P000465.FBI IC1A.tif

四、中文發明摘要 (發明名稱：堆疊式雙晶片封裝結構)

本發明揭示一種堆疊式雙晶片封裝結構。其特徵在於以一面積較小之支撐座黏著一面積較大之第一晶片的作用面以及第二晶片的非作用表面，並且第一晶片與第二晶片之作用面周邊的複數鐸墊以複數導線與複數引腳電性連接。

伍、(一)、本案代表圖為：第3圖

(二)、本案代表圖之元件代表符號簡單說明：

100~ 第一晶片；

200~ 第二晶片；

300~ 晶片支撐座；

100a、200a~ 作用面；

140~ 導線；

400~ 引腳；

120a~ 第一鐸墊；

120b~ 第二鐸墊；

六、英文發明摘要 (發明名稱：)



四、中文發明摘要 (發明名稱：堆疊式雙晶片封裝結構)



300a~第一接著面；

300b~第二接著面；

400b~外引腳；

400a~內引腳；

I~導線連接面；

II~非導線連接面。

六、英文發明摘要 (發明名稱：)



一、本案已向

國家(地區)申請專利

申請日期

案號

主張專利法第二十四條第一項優

無

二、☐主張專利法第二十五條之一第一項優先權：

申請案號：

無

日期：

三、主張本案係符合專利法第二十條第一項☐第一款但書或☐第二款但書規定之期間

日期：

四、☐有關微生物已寄存於國外：

寄存國家：

寄存機構：

寄存日期：

寄存號碼：

無

☐有關微生物已寄存於國內(本局所指定之寄存機構)：

寄存機構：

寄存日期：

寄存號碼：

無

☐熟習該項技術者易於獲得，不須寄存。



五、發明說明 (1)

【發明所屬之技術領域】

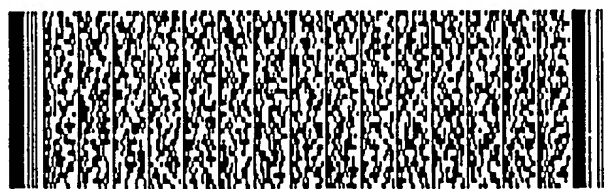
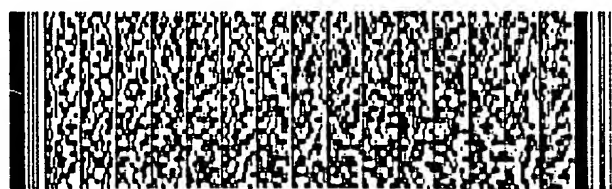
本發明係有關於一種晶片封裝結構，且特別是有關於一種堆疊式雙晶片封裝結構。如此，可以減少封裝結構的整體厚度。

【先前技術】

隨著半導體科技的進步，半導體晶片的執行速度以及其設計複雜度日益提高。因此，半導體之封裝(packaging)也不斷創新，以期提升封裝效率。此外，隨著電子產品朝向輕、薄、短、小並且多功能性的發展趨勢，雙晶片晶片組因應而生，因此，雙晶片之堆疊封裝不斷演進，以期縮小封裝體的體積。

為求明瞭起見，請參考第1圖，其顯示傳統上的堆疊式雙晶片封裝之結構剖面圖。一第一晶片1與一第二晶片2分別以其背面黏著、固定於一導線架(lead frame)之晶片支撐座3的相對應兩表面，因此第一晶片1與第二晶片2的作用面1a、2a，分別朝向相反方向，並且上述兩晶片各別以複數導線5將其作用面1a、2a上的複數鐳墊(bond pad)6與對應導線架之複數引腳4電性相連接。最後，再以一封裝膠體7覆蓋整個封裝體，只露出部分引腳4，用以做後續第二階層封裝(second level packaging)。

然而，如此一來，由於兩晶片的作用面分別朝向不同方向，因此需針對其中一晶片做特殊鐳墊位置設計，無法利用現有標準產品。並且，在封裝製程中需特殊反轉技術



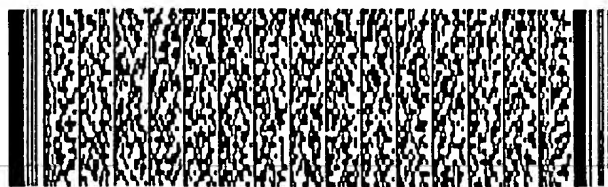
五、發明說明 (2)

及設備，因此製程複雜度高又不易控制，更容易在製程中損傷晶片。又，整個封裝體的厚度除了包括兩晶片及支撐座的厚度，仍包含了導線的弧高，距離元件朝向薄型的目標，尚有改善的空間。

因此，為了降低製程複雜度，避免反轉技術與設備的採用，熟悉此技藝人士發展出另一種雙晶片堆疊封裝結構。請參考第2圖，其亦顯示傳統上的堆疊式雙晶片封裝之結構剖面圖。一第一晶片10的非作用面黏著於一導線架晶片支撐座80上，且第一晶片10與一第二晶片20的作用面10a、20a，朝向相同方向配置。支撐座的兩側黏著複數引腳40，兩晶片之間填充一隔離層(spacer)30，隔離層面積小於兩晶片的面積。並且，上述兩晶片各別以複數導線50將其作用面10a、20a上的複數鐳墊60與導線架複數引腳(lead frame)40電性相連接。最後，再以一封裝膠體70覆蓋整個封裝體，只露出部分引腳40。此型態之封裝結構需將晶片研磨至較薄厚度，因此甚難直接應用於薄型構裝體，並且此封裝結構係為一非對稱結構，其熱應力之可靠度較差。

【發明內容】

有鑑於此，為了解決上述問題，本發明的目的之一在於提供一種堆疊式雙晶片封裝結構，是雙晶片之作用面皆朝同一方向堆疊，如此可以直接利用現有產品整合，無須經過特殊設計，以簡化製程複雜度，並且降低製程成本。



五、發明說明 (3)

此外，本發明另一目的在於提供一種堆疊式雙晶片封裝結構，可適用於發展較目前更薄型構裝體。

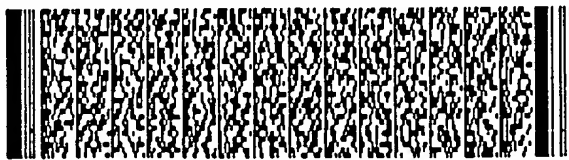
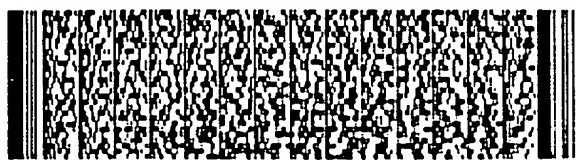
為獲致上述之目的，本發明提出一種堆疊式雙晶片封裝結構，此方法的步驟主要係包括：至少一第一晶片，具有一作用面與相對之一非作用表面，其中上述作用面具有一中央部分與一周邊部分，並且上述周邊部分具有複數第一鐳墊；一導線架，上述導線架包含複數引腳與一晶片支撐座，其中上述晶片支撐座具有一第一接著面與一第二接著面，並且上述第一接著面黏著於上述第一晶片之作用面的中央部分；至少一第二晶片，具有一作用面與相對之一非作用表面，上述非作用表面與上述晶片支撐座的第二接著面相黏著，其中上述作用面具有一中央部分與一周邊部分，並且上述周邊部分具有複數第二鐳墊；以及複數導線，部分用以電性連接上述第一鐳墊與上述引腳，且部分用以電性連接上述第二鐳墊與上述引腳。

如前所述，上述第一接著面與上述第一晶片的作用面係利用固態或液態膠黏著。上述第二接著面與上述第二晶片的非作用表面係利用固態或液態膠黏著。上述導線係為金屬導線。

根據本發明，上述引腳具有用以與上述導線電性連接之一導線連接面與一非導線連接面。

根據本發明，該堆疊式雙晶片封裝結構更包括：

一封裝膠體，用以包覆上述導線架、上述第一晶片、上述第二晶片、上述導線以及上述引腳之導線連接面。



五、發明說明 (4)

根據本發明，上述封裝膠體之另一型態為：用以包覆上述第二晶片、上述導線架晶片支撐座、上述引腳之導線連接面、上述導線以及上述第一晶片的作用面，並使上述第一晶片的非作用表面與上述引腳之導線連接面裸露於上述封裝膠體之外。

根據本發明，上述引腳更包括：一內引腳部分，係包覆於上述封裝膠體內；以及一外引腳部分，由上述內引腳向外延伸於上述封裝膠體外部。

為使本發明之上述目的、特徵和優點能更明顯易懂，下文特舉一較佳實施例，並配合所附圖式，作詳細說明如下：

【實施方式】

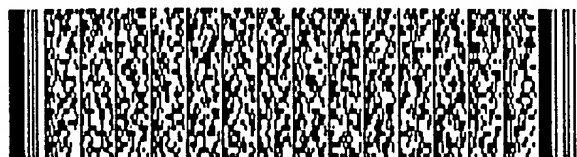
以下請參見第3圖、第6圖、第7圖與第8圖之剖面圖，以及第4圖與第5圖之俯視圖，詳細說明本發明。

實施例1

請參照第3圖，本發明之堆疊式雙晶片封裝結構主要包括：一第一晶片100、一導線架、一第二晶片200以及複數導線140。

第一晶片100，具有一作用面100a與相對之一非作用表面100b，其中上述作用面100a上具有電路元件並且區分為一中央部分與一周邊部分，周邊部分具有複數第一鉑墊120a。

導線架主要包含：複數引腳400與一晶片支撐座300。



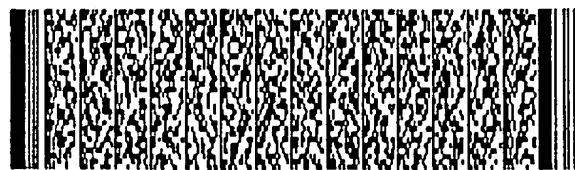
五、發明說明 (5)

其中，上述晶片支撐座300係用以支撐、固定晶片，並且具有一第一接著面300a與一第二接著面300b，並且上述支撐座300的第一接著面300a利用固態或液態膠黏著於上述第一晶片之作用面100a的中央部分，第一晶片100作用面100a上的第一鐳墊120a不會被支撐座300的第一接著面300a所覆蓋，如第4圖所示，係顯示根據第3圖之結構未設置第二晶片200的俯視圖。至於第5圖則為第二晶片的俯視圖。複數引腳400分別置於上述第一晶片100外側的相對位置，例如為金屬材質。

此外，一第二晶片200，具有一作用面200a與相對之一非作用表面200b。上述第一晶片100與上述第二晶片200的作用面100a、200a皆朝同一方向，並且上述第二晶片200係以上述非作用表面200b與上述支撐座300的第二接著面300b相黏著，同樣係利用固態或液態非導電膠黏著。同樣地，上述第二晶片200的上述作用面200a亦具有一中央部分與一周邊部分，並且複數第二鐳墊120b配置於周邊部分。

複數導線140部分係用以電性連接上述第一鐳墊120a與上述引腳400，且另一部分用以電性連接上述第二鐳墊120b與上述引腳400，並且上述導線140的弧高小於上述晶片支撐座300的厚度，因此連接上述第一晶片10上第一鐳墊120a之導線140不會與上述第二晶片20接觸。

此外，上述引腳400具有用以與上述導線140電性連接之一導線連接面I與一非導線連接面II。



五、發明說明 (6)

實施例2

第6圖顯示根據本發明之另一較佳實施例之結構剖面圖。本發明之堆疊式雙晶片封裝結構主要包括：一第一晶片100、一導線架、一第二晶片200以及複數導線140。主要結構皆與實施例1所述相同。

不過，根據本發明之堆疊式雙晶片封裝結構，除了上述結構外，更可利用一封裝膠體500包覆上述結構，以防止構件受到水氣侵入以及機械刮傷。

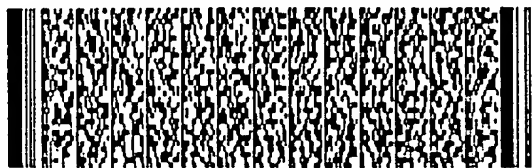
並且引腳400可以延伸至上述封裝膠體500外部，係為外引腳400a，而包覆於上述封裝膠體500內部的部分係為內引腳400b。

實施例3

第7圖與第8圖顯示根據本發明之又一較佳實施例之結構剖面圖。本發明之堆疊式雙晶片封裝結構主要包括：一第一晶片100、一導線架、一第二晶片200以及複數導線140。主要結構皆與實施例1所述相同。

如同第2實施例，本發明之實施例3也可具有封裝膠體，其封膠方式也可以為另一型態。除了上述第一晶片100的非作用表面100b裸露於上述封裝膠體500之外部，其餘上述第二晶片200、上述鐳墊120、上述支撐座300、上述引腳400、上述導線140以及上述第一晶片100的作用面100a皆被上述封裝膠體500所覆蓋。

另外，上述引腳400具有兩種型態。其中一種型態為，由包覆於上述封裝膠體500內的上述內引腳400a向外



五、發明說明 (7)

延伸於上述封裝膠體500外部，形成一外引腳400b，如第圖所示，引腳可區分為包覆於上述封裝膠體500內的內引腳400a以及裸露於上述封裝膠體500之外的外引腳400b。然而，另一種型態係只具有內引腳400a部分，如第7圖所示。

根據本實施例的此封膠型態，封膠時裸露出第一晶片的非作用面，可以使封裝膠體500的厚度減小，縮小整個封裝體的元件尺寸，並且增加元件散熱面積，如此可提升元件熱應力之可靠度。

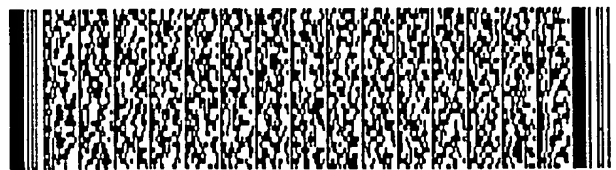
綜合上述，本發明具有下列優點：

1. 相較於習知封裝結構之厚度係為兩晶片、支撐座的厚度以及導線的弧高之總和，根據本發明之結構，其引線之弧高不超過晶片厚度，所以整個封裝體之厚度係為兩晶片與支撐座之厚度的總和，有效的減少了封裝體整體厚度。

2. 根據本發明之雙晶片作用面皆以朝向同一方向配置，因此無須對晶片上的鐳墊做特殊設計或變更，可利用現有產品直接整合，可以達到簡化製程複雜度，且降低製程成本。

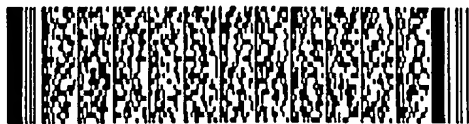
3. 根據本發明之結構係為一對稱結構，可以有效提升熱應力之可靠度。

本發明雖以較佳實施例揭露如上，然其並非用以限定本發明的範圍，本發明中所描述係為雙晶片之堆疊封裝結構，亦可是用於多晶片之堆疊封裝結構，任何熟習此項技



五、發明說明 (8)

藝者，在不脫離本發明之精神和範圍內，當可做些許的變動與潤飾，因此本發明之保護範圍當視後附之申請專利範圍所界定者為準。



圖式簡單說明

第1圖，係顯示習知之一堆疊式雙晶片封裝結構的剖面圖。

第2圖，係顯示習知之另一堆疊式雙晶片封裝結構的剖面圖。

第3圖，係顯示根據本發明之一堆疊式雙晶片封裝結構之一實施例的剖面圖。

第4圖與第5圖係根據第3圖之結構的分解俯視圖。

第6圖，係顯示根據本發明之一堆疊式雙晶片封裝結構之另一實施例的剖面圖。

第7圖，係顯示根據本發明之一堆疊式雙晶片封裝結構之又一實施例的剖面圖。

第8圖，係顯示根據本發明之一堆疊式雙晶片封裝結構之再一實施例的剖面圖。

【符號說明】

1、10、100~第一晶片；

2、20、200~第二晶片；

3、80、300~晶片支撐座；

1a、2a、10a、20a、100a、200a~作用面；

5、50、140~導線；

6、60~鐳墊；

4、40、400~引腳；

7、70~封裝膠體；

30~隔離層；

120a~第一鐳墊；



圖式簡單說明

120b~ 第二鐳墊；

500~ 封裝膠體；

300a~ 第一接著面；

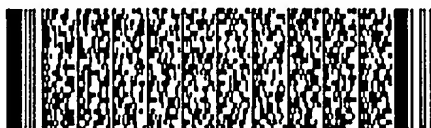
300b~ 第二接著面；

400b~ 外引腳；

400a~ 內引腳；

I~ 導線連接面；

II~ 非導線連接面。



六、申請專利範圍

1. 一種堆疊式雙晶片封裝結構，包括：

至少一第一晶片，具有一作用面與相對之一非作用表面，其中上述作用面具有一中央部分與一周邊部分，並且上述周邊部分具有複數第一鐳墊；

一導線架，上述導線架包含複數引腳與一晶片支撐座，其中上述晶片支撐座具有一第一接著面與一第二接著面，並且上述第一接著面黏著於上述第一晶片之作用面的中央部分；

至少一第二晶片，具有一作用面與相對之一非作用表面，上述非作用表面與上述晶片支撐座的第二接著面相黏著，其中上述作用面具有一中央部分與一周邊部分，並且上述周邊部分具有複數第二鐳墊；以及

複數導線，部分用以電性連接上述第一鐳墊與上述引腳，且部分用以電性連接上述第二鐳墊與上述引腳。

2. 如申請專利範圍第1項所述之堆疊式雙晶片封裝結構，其中上述引腳具有用以與上述導線電性連接之一導線連接面與一非導線連接面。

3. 如申請專利範圍第2項所述之堆疊式雙晶片封裝結構，更包括：

一封裝膠體，用以包覆上述導線架、上述第一晶片、上述第二晶片、上述導線以及上述引腳之導線連接面。

4. 如申請專利範圍第1項所述之堆疊式雙晶片封裝結構，其中上述引腳更包括：

一內引腳部分，係包覆於上述封裝膠體內；以及



六、申請專利範圍

一外引腳部分，由上述內引腳向外延伸於上述封裝體外部。

5. 如申請專利範圍第1項所述之堆疊式雙晶片封裝結構，其中上述第一接著面與上述第一晶片的作用面係利用固態或液態膠黏著。

6. 如申請專利範圍第1項所述之堆疊式雙晶片封裝結構，其中上述第二接著面與上述第二晶片的非作用表面係利用固態或液態膠黏著。

7. 如申請專利範圍第1項所述之堆疊式雙晶片封裝結構，其中上述導線係為金屬導線。

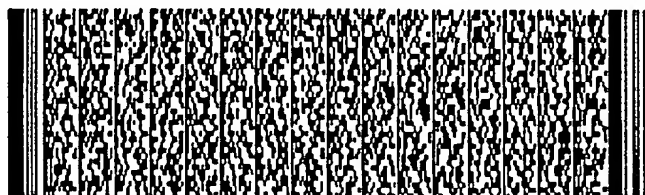
8. 一種堆疊式雙晶片封裝結構，包括：

至少一第一晶片，具有一作用面與相對之一非作用表面，其中上述作用面具有一中央部分與一周邊部分，並且上述周邊部分具有複數第一鐳墊；

一導線架，該導線架包含複數引腳與一晶片支撐座，其中上述晶片支撐座具有一第一接著面與一第二接著面，並且上述第一接著面黏著於上述第一晶片之作用面的中央部分；

至少一第二晶片，具有一作用面與相對之一非作用表面，上述非作用表面與上述晶片支撐座的第二接著面相黏著，其中上述作用面具有一中央部分與一周邊部分，並且上述周邊部分具有複數第二鐳墊；

複數導線，部分用以電性連接上述第一鐳墊與上述引腳，且部分用以電性連接上述第二鐳墊與上述引腳；以及



六、申請專利範圍

一封裝膠體，用以包覆上述導線架、上述第一晶片
上述第二晶片以及上述導線。

9. 如申請專利範圍第8項所述之堆疊式雙晶片封裝結構，其中上述引腳包括：

一內引腳部分，係包覆於上述封裝膠體內；以及

一外引腳部分，由上述內引腳向外延伸於上述封裝膠體外部。

10. 如申請專利範圍第8項所述之堆疊式雙晶片封裝結構，其中上述第一接著面與上述第一晶片的作用面係利用固態或液態膠黏著。

11. 如申請專利範圍第8項所述之堆疊式雙晶片封裝結構，其中上述第二接著面與上述第二晶片的非作用表面係利用固態或液態膠黏著。

12. 如申請專利範圍第8項所述之堆疊式雙晶片封裝結構，其中上述導線係為金屬導線。

13. 一種堆疊式雙晶片封裝結構，包括：

至少一第一晶片，具有一作用面與相對之一非作用表面，其中上述作用面具有一中央部分與一周邊部分，並且上述周邊部分具有複數第一鉑墊；

一導線架，該導線架包含複數引腳與一晶片支撐座，其中上述晶片支撐座具有一第一接著面與一第二接著面，並且上述第一接著面黏著於上述第一晶片之作用面的中央部分，其中上述引腳具有一導線連接面與一非導線連接面；



六、申請專利範圍

至少一第二晶片，具有一作用面與相對之一非作用表面，上述非作用表面與上述晶片支撐座的第二接著面相黏著，其中上述作用面具有一中央部分與一周邊部分，並且上述周邊部分具有複數第二鐳墊；

複數導線，部分用以電性連接上述第一鐳墊與上述引腳，且部分用以電性連接上述第二鐳墊與上述引腳；以及一封裝膠體，用以包覆上述第二晶片、上述導線架晶片支撐座、上述引腳之導線連接面、上述導線以及上述第一晶片的作用面，並使上述第一晶片的非作用表面與上述引腳之導線連接面裸露於上述封裝膠體之外。

14. 如申請專利範圍第13項所述之堆疊式雙晶片封裝結構，其中上述引腳包括：

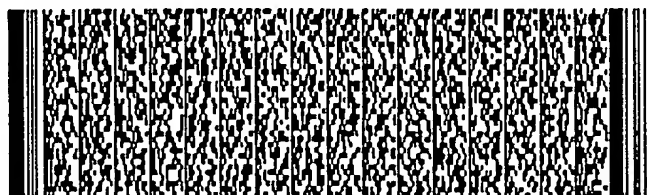
一內引腳部分，係包覆於上述封裝膠體內；以及

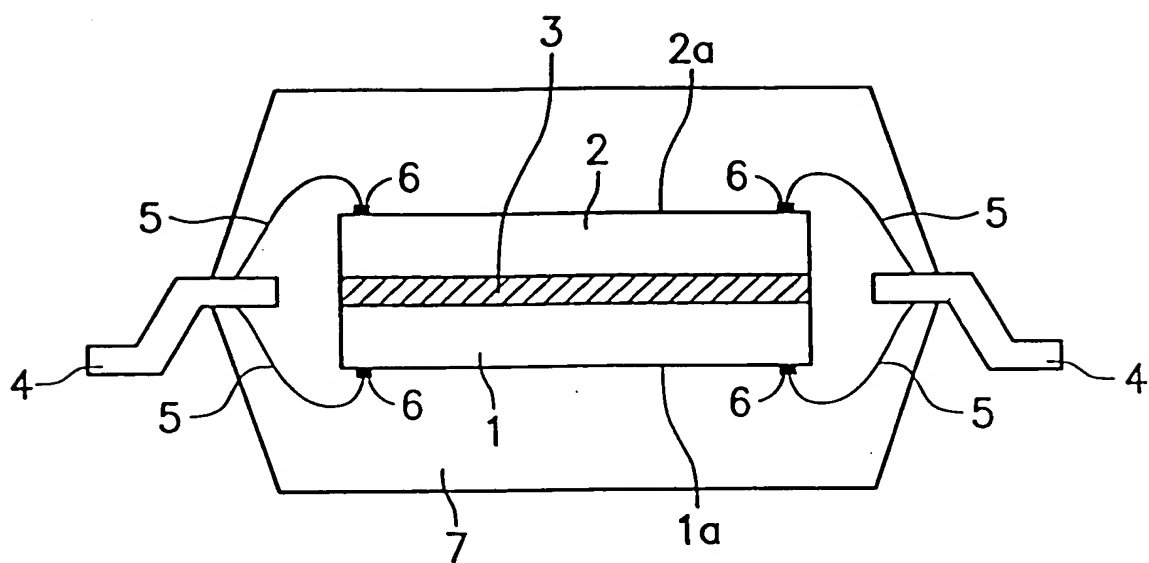
一外引腳部分，由上述內引腳向外延伸於上述封裝膠體外部。

15. 如申請專利範圍第13項所述之堆疊式雙晶片封裝結構，其中上述第一接著面與上述第一晶片的作用面係利用固態或液態膠黏著。

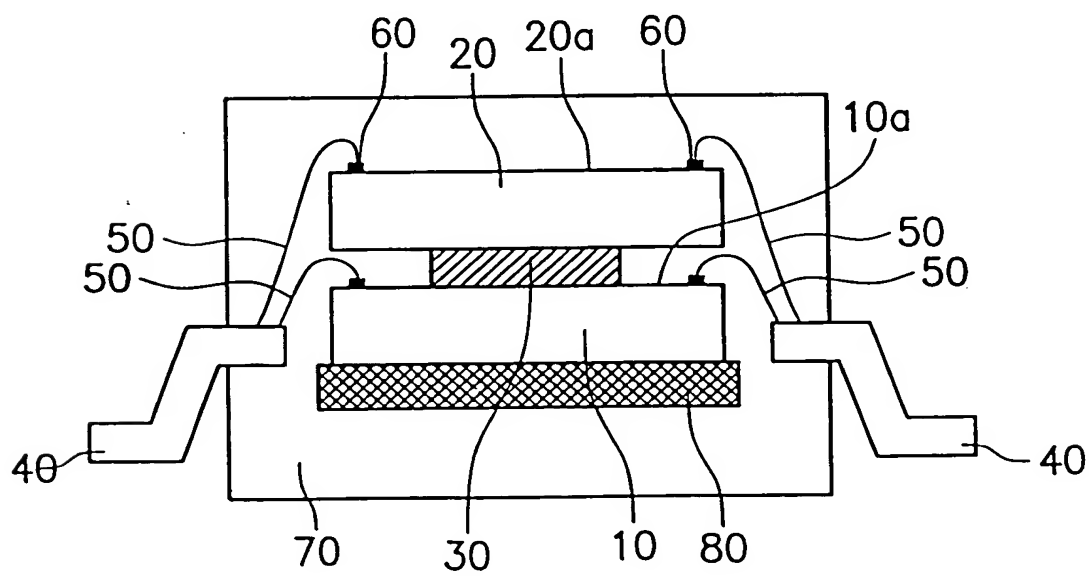
16. 如申請專利範圍第13項所述之堆疊式雙晶片封裝結構，其中上述第二接著面與上述第二晶片的非作用表面係利用固態或液態膠黏著。

17. 如申請專利範圍第13項所述之堆疊式雙晶片封裝結構，其中上述導線係為金屬導線。

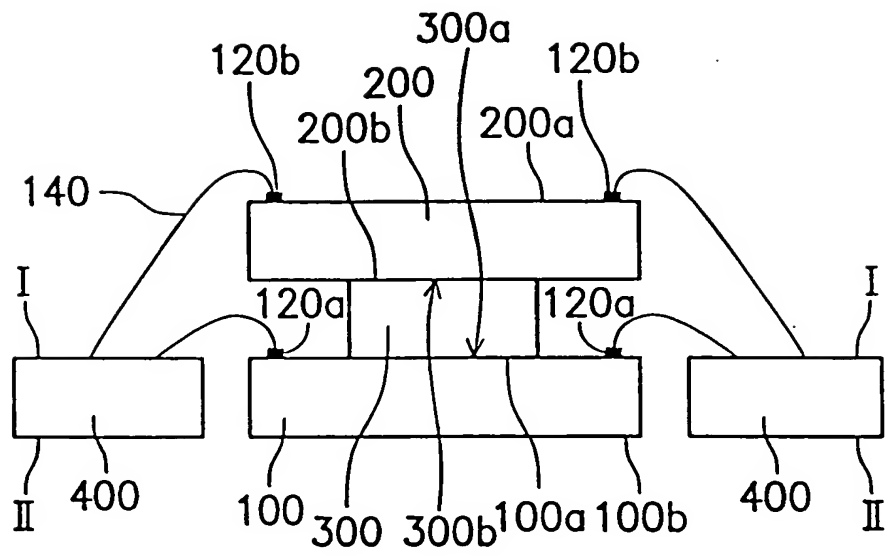




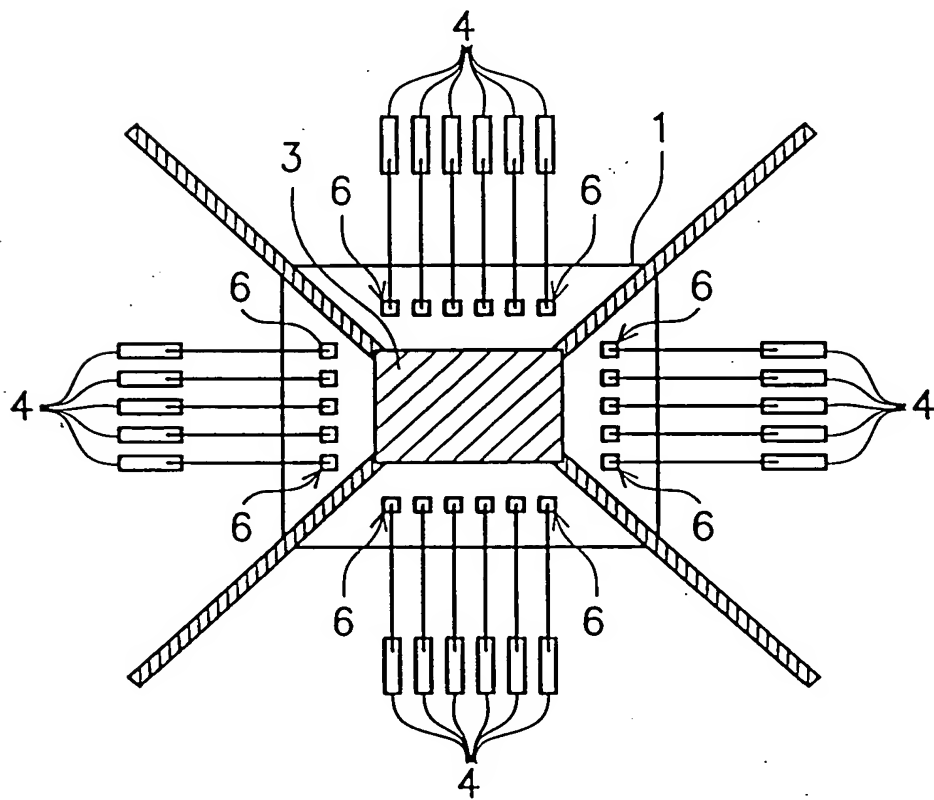
第 1 圖



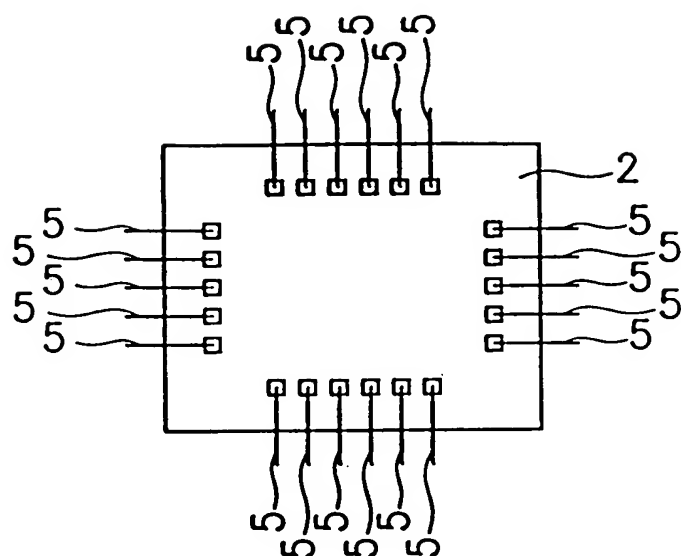
第 2 圖



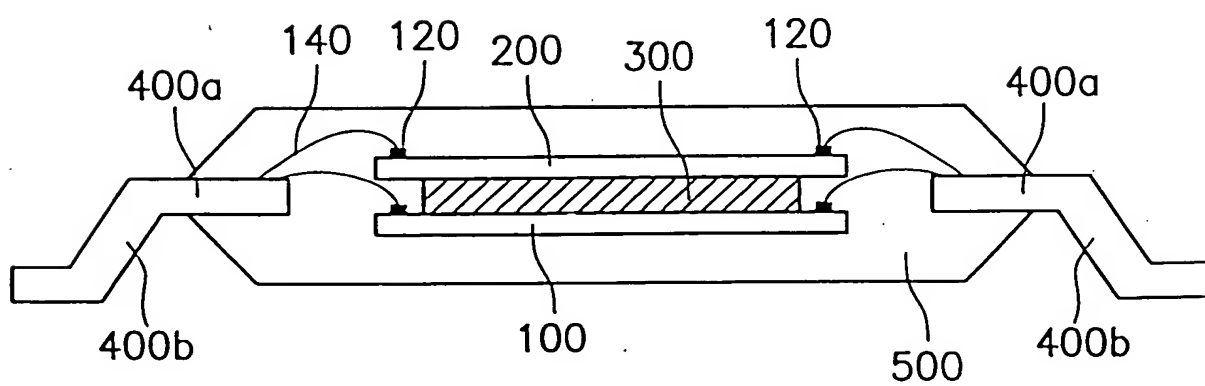
第 3 圖



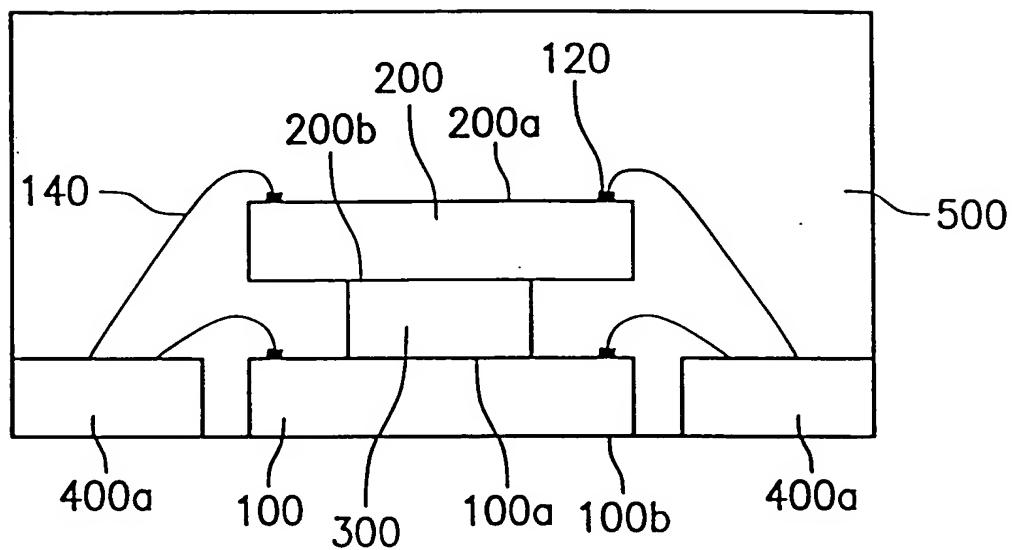
第 4 圖



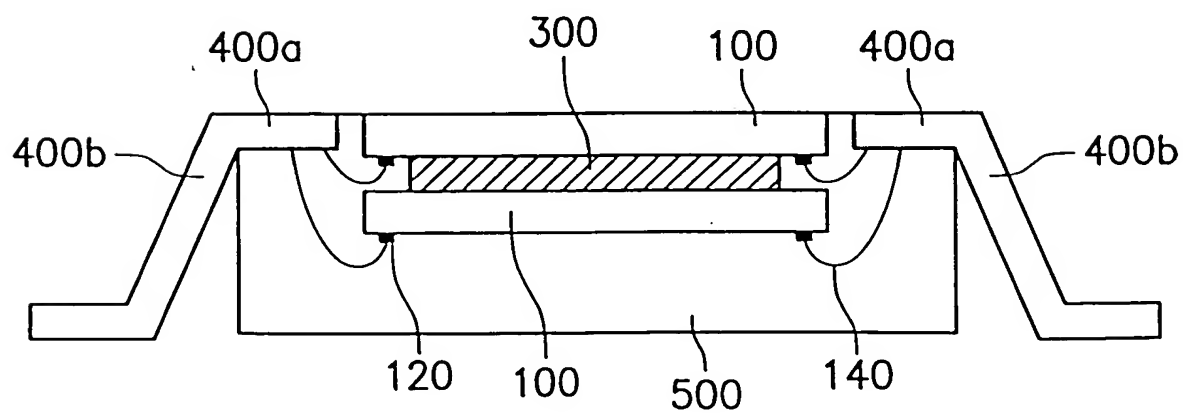
第 5 圖




第 6 圖



第 7 圖



第 8 圖

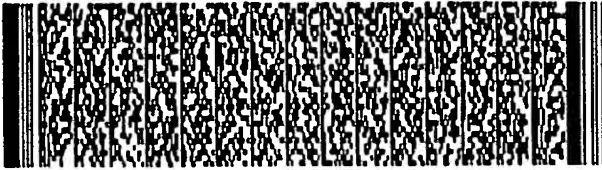


100

100

100

第 11/18 頁



第 11/18 頁



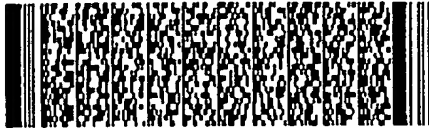
第 12/18 頁



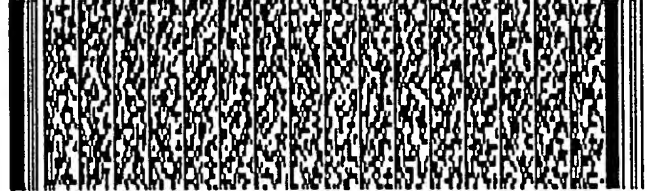
第 13/18 頁



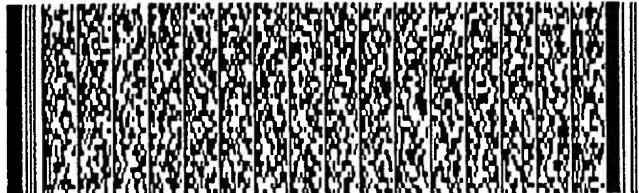
第 14/18 頁



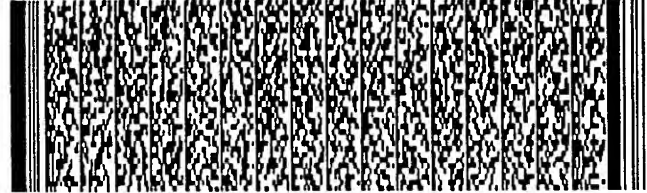
第 15/18 頁



第 16/18 頁



第 17/18 頁



第 18/18 頁

